

PATENT ABSTRACTS OF JAPAN

(11)Publication number : **10-233414**

(43)Date of publication of application : **02.09.1998**

(51)Int.Cl.

H01L 21/60

(21)Application number : **09-052351**

(71)Applicant : **RICOH CO LTD**

(22)Date of filing : **19.02.1997**

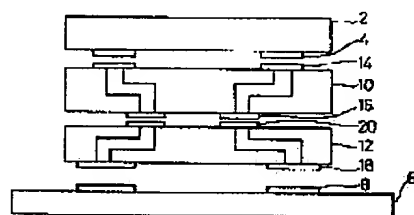
(72)Inventor : **AZUMAGUCHI MASAHIRO**

(54) SEMICONDUCTOR DEVICE MOUNTING BODY

(57)Abstract:

PROBLEM TO BE SOLVED: To improve reliability of connection in a mounting body which is connected using an interposer.

SOLUTION: An interposer which is put between a chip 2 and a mounting substrate 6 is constituted with a chip-side member 10 and a substrate-side member 12. The base material of the chip-side member 10 is alumina ceramics, and that of the substrate-side member 12 is glass epoxy. An electrode 14 is formed on the front side of the chip-side member 10, and an electrode 16 is formed on the rear side. The electrodes 14 and 16 are connected to each other with a conductive material buried in a through hole. Electrodes 18 and 20 are formed on the front side and rear side of the substrate-side member 12, respectively, and the electrodes 18 and 20 are connected with a conductive material buried in a through hole. Connection between a bump 4 of the chip 2 and an electrode 14 of the chip-side member 10, and that between an electrode 8 of the mounting substrate 6 and the electrode 18 of the substrate-side member 12, and that between the electrode 15 of the chip-side member 10 and the electrode 20 of the substrate-side member 12 are performed by thermo-compression bonding.



LEGAL STATUS

[Date of request for examination] 18.03.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-233414

(43) 公開日 平成10年(1998) 9月2日

(51) Int.Cl.⁶

H 0 1 L 21/60

識別記号

3 1 1

F I

H 0 1 L 21/60

3 1 1 S

審査請求 未請求 請求項の数 5 F D (全 5 頁)

(21) 出願番号 特願平9-52351

(22) 出願日 平成9年(1997) 2月19日

(71) 出願人 000006747

株式会社リコー

東京都大田区中馬込1丁目3番6号

(72) 発明者 東口 昌浩

東京都大田区中馬込1丁目3番6号 株式会社リコー内

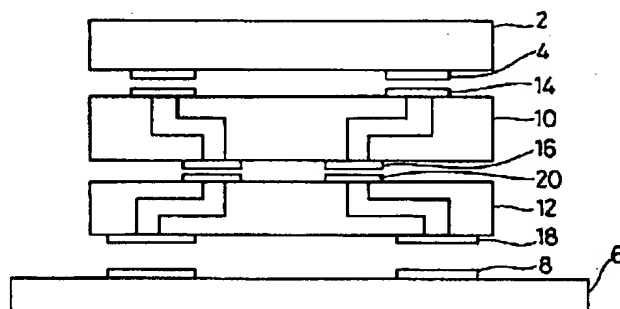
(74) 代理人 弁理士 野口 繁雄

(54) 【発明の名称】 半導体装置実装体

(57) 【要約】

【課題】 インターポーザを用いて接続した実装体において、接続の信頼性を向上させる。

【解決手段】 チップ2と実装用基板6の間に介在させるインターポーザは、チップ側部材10と基板側部材12とから構成されている。チップ側部材10のベースの材質はアルミナセラミック、基板側部材12のベースの材質はガラスエポキシである。チップ側部材10の表面側には電極14、裏面側には電極16が形成され、電極14と電極16の間はスルーホールに埋め込まれた導電材により接続されている。基板側部材12表面側には電極18、裏面側には電極20が形成され、電極18と電極20の間はスルーホールに埋め込まれた導電材により接続されている。チップ2の bumps 4とチップ側部材10の電極14の間の接続、実装用基板6の電極8と基板側部材12の電極18の間の接続、及びチップ側部材10の電極16と基板側部材12の電極20の間の接続は熱圧着により行われる。



【特許請求の範囲】

【請求項 1】 素子が形成され、表面の電極パッドに接続用バンパを備えた半導体装置チップと、表面に接続用電極を有する実装用基板と、前記半導体装置チップと実装用基板との間に介在し、半導体装置チップのバンパと実装用基板の電極との間を接続しているインターポーザとを備えた半導体装置実装体において、前記インターポーザは半導体装置チップに接続されるチップ側部材と実装用基板に接続される基板側部材との 2 つの部材からなり、チップ側部材はそのベースが半導体装置チップの熱膨張係数に近い熱膨張係数を有する材質にて構成され、基板側部材はそのベースが実装用基板の熱膨張係数に近い熱膨張係数を有する材質にて構成されており、チップ側部材は半導体装置チップに接続される表面側の面とその反対側の裏面側の面とにそれぞれ電極を備え、表面と裏面の電極間がベースを貫通するスルーホールを介して電氣的に接続されており、基板側部材は実装用基板に接続される表面側の面とその反対側の裏面側の面とにそれぞれ電極を備え、表面と裏面の電極間がベースを貫通するスルーホールを介して電氣的に接続されており、チップ側部材の表面側の電極が半導体装置チップの電極パッドに電氣的に接続され、基板側部材の表面側の電極が実装用基板の電極に電氣的に接続され、チップ側部材の裏面側の電極と基板側部材の裏面側の電極とが互いに電氣的に接続されていることを特徴とする半導体装置実装体。

【請求項 2】 前記インターポーザのチップ側部材の裏面側の電極と基板側部材の裏面側の電極との接続部分において、互いに電氣的に接続がなされる電極の表面積は、一方が他方よりも大きい請求項 1 に記載の半導体装置実装体。

【請求項 3】 チップ側部材の裏面側の電極と基板側部材の裏面側の電極との接続が異方導電フィルムを介在してなされている請求項 1 に記載の半導体装置実装体。

【請求項 4】 チップ側部材の裏面側の電極と基板側部材の裏面側の電極との接続が導電シートを介在してなされている請求項 1 に記載の半導体装置実装体。

【請求項 5】 チップ側部材の裏面側の電極と基板側部材の裏面側の電極との接続が導電性接着剤を介在してなされている請求項 1 に記載の半導体装置実装体。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は素子が形成された半導体装置チップをプリント配線基板などの実装用基板に実装した実装体に関するものであり、とくに半導体装置チップと実装用基板の間に両者を電氣的に接続するインターポーザを介在させた実装体に関するものである。

【0002】

【従来の技術】 半導体装置チップをフリップチップ法により実装用基板に実装するには、通常は半導体装置チップの電極パッドに形成したバンパと実装用基板の電極との間を直接接続している。直接接続方法としては、光又は熱硬化性樹脂を用いる方法（特公平 2-7180 号公報参照）や、導電フィラーとして Ag-Pd 合金の微粉からなるものを含む導電性接着剤を介在させる方法（特公平 7-44199 号公報参照）等の改良もなされている。

10 【0003】 他の実装方法としては、半導体装置チップの電極パッド上のバンパと実装用基板の電極との間にインターポーザと称される接続用媒体を介在させる方法も行なわれている。インターポーザは絶縁性材質のベースの両面に接続用電極を備え、ベースを貫通するスルーホールを介して両面の電極間を導通させたものである。

【0004】

【発明が解決しようとする課題】 半導体装置チップと実装用基板との間を直接接続する方法では、半導体装置チップを実装用基板に実装した後、温度サイクル試験、熱衝撃試験等の熱ストレスをかけると、その熱ストレスにおいて半導体装置チップと実装用基板との熱膨張係数の違いにより半導体装置チップと実装用基板の間に応力がかかり、接続部が剥がれるなど信頼性が低下する問題が生じる。

20 【0005】 また、インターポーザを介在させた実装体においても、インターポーザの材質によっては半導体装置チップとインターポーザの間の熱膨張係数の差により、又はインターポーザと実装用基板の間の熱膨張係数の差によって応力が発生し、接続部が剥がれるなど信頼性が低下する問題が生じる。そこで、本発明はインターポーザを用いて接続した実装体において、接続の信頼性を向上させることを目的とするものである。

【0006】

【課題を解決するための手段】 本発明は、素子が形成され、表面の電極パッドに接続用バンパを備えた半導体装置チップと、表面に接続用電極を有する実装用基板と、半導体装置チップと実装用基板との間に介在し、半導体装置チップのバンパと実装用基板の電極との間を接続しているインターポーザとを備えた半導体装置実装体であり、そのインターポーザは半導体装置チップに接続されるチップ側部材と実装用基板に接続される基板側部材との 2 つの部材からなり、チップ側部材はそのベースが半導体装置チップの熱膨張係数に近い熱膨張係数を有する材質にて構成され、基板側部材はそのベースが実装用基板の熱膨張係数に近い熱膨張係数を有する材質にて構成されており、チップ側部材は半導体装置チップに接続される表面側の面とその反対側の裏面側の面とにそれぞれ電極を備え、表面と裏面の電極間がベースを貫通するスルーホールを介して電氣的に接続されており、基板側部材は実装用基板に接続される表面側の面とその反対側の

裏面側の面とにそれぞれ電極を備え、表面と裏面の電極間がベースを貫通するスルーホールを介して電氣的に接続されており、チップ側部材の表面側の電極が半導体装置チップの電極パッドに電氣的に接続され、基板側部材の表面側の電極が実装用基板の電極に電氣的に接続され、チップ側部材の裏面側の電極と基板側部材の裏面側の電極とが互いに電氣的に接続されている。

【0007】

【発明の実施の形態】インターポーザのチップ側部材の材質としてはセラミックが用いられ、基板側部材としては実装用基板と同じ材質のガラスエポキシ（FR4など）やBTレジンなどが適する。

【0008】インターポーザのチップ側部材の裏面側の電極と基板側部材の裏面側の電極との接続部分において、互いに電氣的に接続がなされる電極の表面積は、一方が他方よりも大きくすることができる。これにより、熱膨張により電極が変位しても両電極の接続を維持することができる。そして、両電極を同じ大きさの大きな面積のものにする場合に比べて、一方を小さくすることにより金など電極材料の消費を抑えることができる。

【0009】チップ側部材の裏面側の電極と基板側部材の裏面側の電極との接続に異方導電フィルムを介在させてもよい。異方導電フィルムは、絶縁性接着剤に金属コートプラスチック粒子や金属粒子などの導電粒子を分散させたフィルム状接着剤である。異方導電フィルムは、被接続部材間に挟み、加熱・加圧を加えることによって接着剤が溶融し、分散している導電粒子が被接続部材の電極間に捕獲されて両電極間を導通させるとともに、隣接する電極間に充填された接着剤が導電粒子を互いに孤立させて隣接する電極間を絶縁させるものである。

【0010】チップ側部材の裏面側の電極と基板側部材の裏面側の電極との接続に導電シートを介在させてもよい。導電シートは、絶縁ゴムのシートに、その厚さ方向に貫通する多数の電極線を埋め込んだものであり、被接続部材間に挟み、被接続部材間を加圧することにより電極線により被接続部材間の電氣的接続がなされ、その加圧力を解除すれば被接続部材間の電氣的接続が解除されるものである。

【0011】チップ側部材の裏面側の電極と基板側部材の裏面側の電極との接続を導電性接着剤を介在して行なってもよい。導電性接着剤は、絶縁性接着剤に金属コートプラスチック粒子や金属粒子などの導電粒子を分散させた接着剤であり、異方導電フィルムと同様の機構により、分散している導電粒子が被接続部材の電極間に捕獲されて両電極間を導通させるとともに、隣接する電極間に充填された接着剤が導電粒子を互いに孤立させて隣接する電極間を絶縁させるものである。

【0012】

【実施例】図1は第1の実施例を電極間の接続前の状態として表わしたものである。半導体装置チップ2は素子

が形成され、その接続部の電極パッド部には金や半田による接続用バンプ4が形成されている。実装用基板6はプリント配線基板であり、その表面には配線パターンを構成する接続用電極8が形成されている。電極8は金電極の表面にハンダが塗布されたものである。

【0013】チップ2と実装用基板6の間に介在させるインターポーザは、チップ側部材10と基板側部材12とから構成されている。チップ側部材10のベースの材質としてはチップ2の熱膨張係数に近い熱膨張係数をもつものとしてアルミナセラミックが用いられ、基板側部材12のベースの材質としては実装用基板6のプリント配線基板と同じガラスエポキシである。

【0014】チップ側部材10の面のうち、チップ2と接続される表面側の面にはチップ2のバンプ4と対応した位置に金ランドの電極14が形成されており、チップ側部材10の反対側の裏面側の面にはコンタクト部として金ランドの電極16が形成されている。表面側の電極14と裏面側の電極16の間はチップ側部材10のベースを貫通するスルーホールに埋め込まれた導電材により接続されている。

【0015】インターポーザの基板側部材12も同様であり、その面のうち実装用基板6と接続される表面側の面には実装用基板6の電極8と対応した位置に金ランドの電極18が形成されており、基板側部材12の反対側の裏面側の面にはコンタクト部として金ランドの電極20が形成されている。表面側の電極18と裏面側の電極20の間は基板側部材12のベースを貫通するスルーホールに埋め込まれた導電材により接続されている。

【0016】チップ2のバンプ4とチップ側部材10の電極14の間の接続、実装用基板6の電極8と基板側部材12の電極18の間の接続、及びチップ側部材10の電極16と基板側部材12の電極20の間の接続は熱圧着により行われる。

【0017】図2は他の実施例におけるインターポーザを電極間の接続前の状態として表わしたものであり、インターポーザのチップ側部材10の電極16と基板側部材12の電極20の大きさが、一方が小さく他方が大きく設定されている。一例として、チップ側部材10の電極16の大きさが直径0.2～0.8mm、基板側部材12の電極20の大きさが直径0.3～0.9mmで、

（電極16の大きさ）＜（電極20の大きさ）

である。チップ側部材10と基板側部材12は互いに材質が異なり、熱膨張係数はチップ側部材（セラミック）10よりも基板側部材（ガラスエポキシ）12の方が大きい。そのため基板側部材12の熱変形により電極20が変位するが、それでも一方の電極が大きく設定されていることによって、両電極16と20の間の接続が外れない。両電極16と20を同じ大きさの大きな面積のものにしてもよいが、一方を小さくすることにより金などの電極材料の消費量を抑えることができる。

【0018】図3は、さらに他の実施例において、チップ側部材10の電極16と基板側部材12の電極20の間の接続に異方導電フィルム22を用いた例である。異方導電フィルム22をチップ側部材10と基板側部材12の間に挟み、加熱・加圧を加えることによって接着剤が溶融し、分散している導電粒子がチップ側部材10の電極16と基板側部材12の電極20の間に捕獲されて両電極16、20間を導通させるとともに、隣接する電極間に充填された接着剤が導電粒子を互いに孤立させて、隣接する電極16、16間及び電極20、20間を絶縁させる。

【0019】図4は、さらに他の実施例において、チップ側部材10の電極16と基板側部材12の電極20の間の接続に導電シート24を用いた例である。導電シート20の場合はチップ側部材10と基板側部材12の間を矢印のように加圧することにより、導電シート20を介してチップ側部材10の電極16と基板側部材12の電極20の間の電氣的接続がなされ、その圧力を解除すれば両者の接続を容易に解除することができる。その結果、チップ側部材10と基板側部材12の交換が容易になる。

【0020】さらに他の実施例は、チップ側部材10の電極16と基板側部材12の電極20の間の接続に導電性接着剤を用いたものである。導電性接着剤は、絶縁性接着剤に金属コートプラスチック粒子や金属粒子などの導電粒子を分散させた接着剤であり、図3に示された異方導電フィルムと同様の機構により、分散している導電粒子がチップ側部材10の電極16と基板側部材12の電極20の間に捕獲されて両電極16、20間を導通させるとともに、隣接する電極間に充填された接着剤が導電粒子を互いに孤立させて、隣接する電極16、16間及び電極20、20間を絶縁させる。

【0021】

【発明の効果】本発明では、半導体装置チップの bumps と実装用基板の電極との間を接続しているインターポーザとして、半導体装置チップに接続されるチップ側部材と実装用基板に接続される基板側部材との2つの部材からなるものを使用する。そのチップ側部材はそのベース

が半導体装置チップの熱膨張係数に近い熱膨張係数を有する材質にて構成され、基板側部材はそのベースが実装用基板の熱膨張係数に近い熱膨張係数を有する材質にて構成されており、チップ側部材は半導体装置チップに接続される表面側の面とその反対側の裏面側の面とにそれぞれ電極を備え、表面と裏面の電極間がベースを貫通するスルーホールを介して電氣的に接続されており、基板側部材は実装用基板に接続される表面側の面とその反対側の裏面側の面とにそれぞれ電極を備え、表面と裏面の電極間がベースを貫通するスルーホールを介して電氣的に接続されており、チップ側部材の表面側の電極が半導体装置チップの電極パッドに電氣的に接続され、基板側部材の表面側の電極が実装用基板の電極に電氣的に接続され、チップ側部材の裏面側の電極と基板側部材の裏面側の電極とが互いに電氣的に接続されるようにした。その結果、半導体装置チップと実装用基板との間の熱膨張係数の差による応力をインターポーザ部分で吸収できるようになり、半導体装置チップとインターポーザの間の接続部にかかる応力、及びインターポーザと実装用基板の間の接続部にかかる応力を緩和することができ、接続の信頼性が向上する。

【図面の簡単な説明】

【図1】第1の実施例を示す概略断面図である。

【図2】第2の実施例におけるインターポーザを示す概略断面図である。

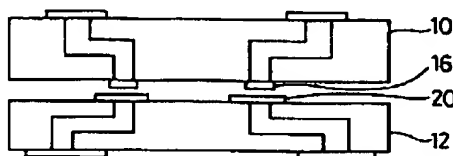
【図3】第3の実施例におけるインターポーザを示す概略断面図である。

【図4】第4の実施例を示す概略断面図である。

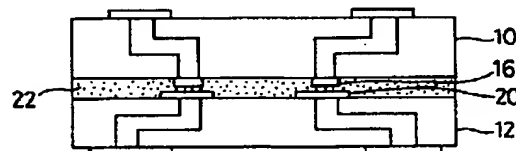
【符号の説明】

2	半導体装置チップ
4	bumps
6	実装用基板
8, 14, 16, 18, 20	電極
10	チップ側部材
12	基板側部材
22	異方導電フィルム
24	導電シート

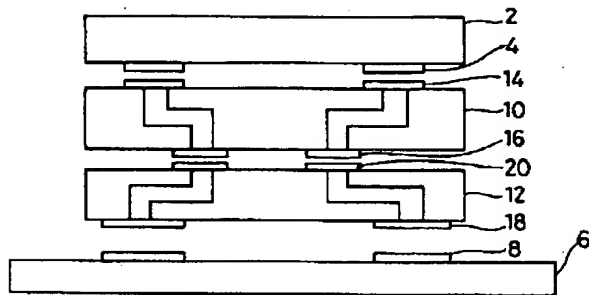
【図2】



【図3】



【図 1】



【図 4】

